PATENT ABSTRACTS OF JAPAN

(11)Publication number:

08-274285

(43)Date of publication of application: 18.10.1996

(51)Int.Cl.

H01L 21/02

H01L 21/304

(21)Application number: 07-109907

(71)Applicant: KOMATSU ELECTRON METALS CO

LTD

(22)Date of filing:

29.03.1995

(72)Inventor: NAKAYOSHI YUICHI

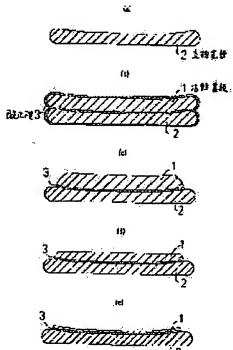
OGAWA TADASHI ISHII AKIHIRO

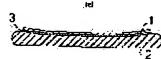
(54) SOI SUBSTRATE AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To provide a method of manufacturing of an SOI substrate equipped with an active substrate which is provided with a periphery sharply tapered in angle and uniform in thickness.

CONSTITUTION: The upside of a support substrate 2 is so worked as to enable the substrate 2 to increase gradually in thickness in proportion to a distance from its center. An active substrate 1 is pasted on the worked surface of the support substrate 2 for the formation of a wafer. The unbonded part of the laminated wafer is removed. The active substrate 1 is mirror-worked so as to be nearly uniform in thickness along the worked surface of the support substrate 2.





LEGAL STATUS

[Date of request for examination]

27.03.2002

[Date of sending the examiner's decision of

01.04.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-274285

(43)公開日 平成8年(1996)10月18日

(51) Int.Cl. ⁶		識別記号	庁内整理番号	FΙ			技術表示箇所
H01L	27/12			H01L	27/12	В	
	21/02				21/02	В	
	21/304	321			21/304	3 2 1 S	

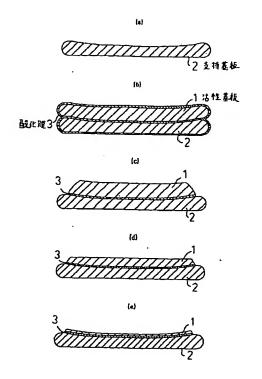
		審查請求	未請求 請求項の数7 書面 (全 5 頁)
(21)出願番号	特願平7-109907	(71)出願人	000184713 コマツ電子金属株式会社
(22)出顯日	平成7年(1995)3月29日		神奈川県平塚市四之宮2612番地
		(72)発明者	中吉 雄一 宮崎県宮崎郡清武町大字木原1112番地 九 州コマツ電子株式会社内
		(72)発明者	小川 正 宮崎県宮崎郡清武町大字木原1112番地 九 州コマツ電子株式会社内
		(72)発明者	石井 明洋 宮崎県宮崎郡清武町大字木原1112番地 九 州コマツ電子株式会社内
		(74)代理人	弁理士 衛藤 彰

(54) 【発明の名称】 SOI基板及びその製造方法

(57)【要約】

【目的】 SOI基板における活性基板の周縁部のテーパー角を急峻化し、かつ均一な厚さを有する活性基板を備えたSOI基板及びその製造方法を提供することができる。

【構成】 支持基板2の上面をその中央部から周縁部に向けて徐々に肉厚形状になるよう加工する。支持基板2の加工面に活性基板1を貼り合せて貼合せウェハを得る。貼合せウェハの未接着部分を取り除く。活性基板1を支持基板2の加工面に沿って略均一な厚さになるように鏡面加工する。



【特許請求の範囲】

【請求項1】 支持基板と、該支持基板の上面に設けられた絶縁体と、該絶縁体上に設けられた活性基板とからなるSOI基板において、前記支持基板の上面がその中央部から周縁部に向けて徐々に肉厚形状になるように形成されると共に、厚さがほぼ均一な前記活性基板が該支持基板の上面に沿うように貼付されていることを特徴とするSOI基板。

【請求項2】 次の工程からなることを特徴とするSO 【基板の製造方法。

- (1)支持基板となる半導体ウェハの上面を、その中央 部から周縁部に向けて徐々に肉厚形状になるよう加工す る上面加工工程。
- (2)上面が加工された支持基板の加工面に、活性基板となる半導体ウェハを貼り合せて貼合せウェハを得る貼り合わせ工程。
- (3) 貼合せウェハの未接着部分を取り除く未接着部分 除去工程。
- (4) 未接着部分が除去された活性基板を、支持基板の加工面に沿って略均一な厚さになるように鏡面加工する 20 鏡面加工工程。

【請求項3】 支持基板の上面をその中央部から周縁部 に向けて徐々に肉厚形状になるよう加工する方法が、ダミー厚を前記支持基板より厚く設定し、研磨インナー加 圧をかけながら研磨する仕上げ研磨である請求項2記載のSO1基板の製造方法。

【請求項4】 支持基板の上面をその中央部から周縁部 に向けて徐々に肉厚形状になるよう加工する方法が、トップリングの吸着面を湾曲凸面に形成し、該吸着面に前 記支持基板を吸着して研磨する枚葉研磨である請求項2 30 記載のSOI基板の製造方法。

【請求項5】 支持基板の上面をその中央部から周縁部 に向けて徐々に肉厚形状になるよう加工する方法が、一方の定盤の回転速度を変化させる両面研磨である請求項 2記載のSO1基板の製造方法。

【請求項6】 活性基板を支持基板の加工面に沿って略均一な厚さになるように鏡面加工する手段がダミー厚を研磨する貼合せウェハより厚く設定し、研磨インナー加圧をかけながらて研磨する仕上げ研磨である請求項2記載のSO!基板の製造方法。

【請求項7】 活性基板を前記支持基板の加工面に沿って略均一な厚さになるように鏡面加工する手段がトップリングの吸着面を湾曲凸面に形成し、該吸着面に貼合せウェハを吸着して研磨する枚葉研磨である請求項2記載のSOI基板の製造方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、支持基板となる半導体ウェハと活性基板となる半導体ウェハとを貼り合せて製造されるSOI基板及びその製造方法に関するものであ so

る。

[0002]

【従来の技術】従来、SOI基板は支持基板となる半導体ウェハと活性基板となる半導体ウェハとを貼り合せて、その未接着部分を研削またはエッチング等により除去し、さらに活性基板を平面研削した後に、その上面を仕上げ研磨して活性基板を薄くすることにより得られる。従って、SOI基板の平坦度は支持基板となる半導体ウェハの平坦度に負うところが大きく、このため可能な限り高平坦度の半導体ウェハを製造し、この半導体ウェハを支持基板を使用していた。

[0003]

平坦度の高い半導体ウェハを支持基板として使用しても、SOI基板の最終工程で図5(a)に示す活性基板8の上面を仕上げ研磨する必要があり、この際図5(a)に示すような面だれ8aが必ず発生することになる。この面だれ8aは図6に示すテーパー角αを浅くし、デバイス工程における歩留りに悪影響を与えるという問題がある。本発明は、上記問題に鑑みなされたもので、SOI基板における活性基板の周縁部のテーパー角を急峻化し、かつ均一な厚さを有する活性基板を備えたSOI基板及びその製造方法を提供することを目的とす

【発明が解決しようとする課題】しかしながら、いくら

るものである。 【0004】

【課題を解決するための手段】このため本発明では、支持基板と、該支持基板の上面に設けられた絶縁体と、該絶縁体上に設けられた活性基板とからなるSOI基板において、前記支持基板の上面がその中央部から周縁部に向けて徐々に肉厚形状になるように形成されると共に、厚さがほぼ均一な前記活性基板が該支持基板の上面に沿うように貼付されているようにしたものである。また、SOI基板の製造方法を、支持基板となる半導体ウェルの上面をその中央部から周縁部に向けて徐々に肉厚形状になるよう加工し、上面が加工された支持基板の加工面に活性基板となる半導体ウェハを貼り合せて貼合せ方ェハを得、貼合せウェハの未接着部分を取り除き、未接着部分が除去された活性基板を支持基板の加工面に沿って略均一な厚さになるように鏡面加工するようにしたものである。

[0005]

【実施例】以下、本発明の実施例を図面に基づいて説明する。図1は本発明に係るSOI基板の製造方法の各工程におけるSOI基板の側面断面図、図2は本発明に係るSOI基板の部分拡大断面図、図3は本発明に係る研磨方法を示す模式図、図4は本発明に係る他の研磨方法を示す模式図である。

【0006】本実施例のSOI基板は下記の方法により 製造される。

(1) 支持基板2として使用する半導体ウェハの上面を

.

後述する方法により、その中央部から周縁部に向けて徐 々に肉厚形状、つまり中凹状態に研磨する。〔図1 (a))

(2)支持基板2の表面に酸化膜3を発生させた後、そ の中凹状態に研磨された上面に活性基板1を貼り合わ せ、さらに活性基板1側にも酸化膜3を発生させる。 [図1(b)]

(3) 貼り合わせた支持基板2と活性基板1の周縁部に 発生する未接着部分を研削やエッチングなどにより除去 した後、支持基板2と活性基板1との間の酸化膜3以外 10 の酸化膜をエッチングにより除去する。〔図1 (c)〕 (4)活性基板1を平面研削し、その厚みを減らす。 [図1 (d)]

(5)活性基板1を後述する方法によりその厚みがほぼ 均一になるように研磨して、支持基板2の加工面に沿っ てその周縁部から中央部に向かって徐々に凹んだ状態に する〔図1(e)〕。この後、洗浄により付着物を除去 してSOI基板が得られる。

【0007】上記工程で得られたSOI基板は、従来技 術による図6に示すような面だれ8aによるテーパー角 20 αの減少はなく、図2に示すように、中凹に形成された 分だけさらに急峻化することになる。これにより、4ポ イント検査で得られる良品率を大幅に向上することがで きる。また、この中凹状態に形成されたSOI基板の上 面は、その周縁部から中央部に向かって徐々に傾斜して いるが、周縁部と中央部における研磨取代の差である中 凹の深さは、 $0.5 \mu m$ 程度に設定されており、デバイ ス工程において問題とはならない。むしろ、このSOI 基板は面だれがなく均一な厚さの活性基板を有してお り、周縁部のテーパー角がさらに急峻化されたことによ 30 り、歩留りが向上することになる。

【0008】ここで支持基板の上面及び活性基板を中凹 状態に加工する方法を説明する。この加工方法は通常の 鏡面研磨に使用される研磨装置により研磨する方法があ る。それらの研磨方法としては支持基板の上面及び活性 基板を加工の望ましい方法としては、研磨する半導体ウ ェハを貼付ブロックに貼り付けて研磨する方法と、研磨 する半導体ウェハをトップリングに貼り付けて枚葉研磨 する方法があり、支持基板の上面の加工に望ましい方法 としては、両面研磨装置により研磨する方法がある。

【0009】まず、研磨する半導体ウェハを貼付プロッ クに貼り付けて研磨する方法を説明する。図3(a)に 示すように、研磨する半導体ウェハ1aを円盤状の貼付 プロック4の中心に貼り付け、その周囲四方に研磨厚を 調整するダミー5を4枚貼り付ける。このダミー5は、 通常の研磨において仕上り厚を決めるストッパーとして 働くため、その厚さは通常半導体ウェハより薄く設定さ れるが、この中凹状態への加工においては、研磨する半 導体ウェハより厚く設定されている。図3(b)に示す ように、回転軸4aを回転させると同時に、クロス6が 50 する場合は、両面とも平坦にする両面研磨における回転

固着された定盤(図示せず)を回転させ、さらに貼付ブ ロック4を下げることによりダミー5がクロス6に当接 する。図3(c)に示すように、回転軸4aにインナー 加圧Xをかけることにより、貼付ブロック4が僅かに撓 みながら半導体ウェハ1aをクロス6に押しつける。こ の際、半導体ウェハ1aは貼付ブロック4に張りつけら れており、貼付ブロック4に沿って湾曲したまま研磨さ れる。最後に、図3(d)に示すように、貼付ブロック 4を上げることによりその撓みは元に戻り半導体ウェハ 1 a の貼り付け面も平面に戻る。研磨面は中心部の方が 多く研磨されるため、中凹状態で研磨が完了する。

【0010】次に、研磨する半導体ウェハをトップリン

グに貼り付けて枚葉研磨する方法を説明する。枚葉研磨 は半導体ウェハを一枚ずつトップリングに貼り付けて研 磨する。図4(a)に示すように、半導体ウェハ1bを 中凹状態に加工するために、予めこのトップリング7の 貼着面は、加工する形状である中凹状態に対応した湾曲 凸面に形成されている。したがって、半導体ウェハ1b はトップリング7の湾曲凸面に沿って湾曲して貼り付け るられる。図4(b)に示すように、トップリング7を 回転させながらクロス6に押し当てて研磨すると、半導 体ウェハ1 bの中央部が多く研磨されることになる。図 4 (c) に示すように、研磨後トップリング7から半導 体ウェハ1 bを外すと、半導体ウェハ1 bは元の平坦な 状態に戻るため、研磨面が中凹状態になって仕上がる。 【0011】最後に、両面研磨装置により研磨する方法 について説明する。半導体ウェハを研磨する際、その研 磨レートは研磨面における温度、研磨機の摩擦面の素 材、押圧力などの条件により変化する。これらの条件の うち研磨面における温度は、他の条件を一定に設定した 状態で定盤の回転速度を変えることによりある程度の範 囲で制御できる。また、1枚ごとのウェハに着目して研 磨面における砥粒や研磨水の流速をその周縁部と中央部 とで比較すると、周縁部のほうが中央部に比し速く、こ れにより中央部のほうが放熱が悪くなり、僅かではある が中央部に向かって徐々に髙温となりやすい。したがっ て、比較的髙温である中央部が周縁部に比し速いレート で研磨されることとなる。尚、この部位の温度差による 研磨レートの変化はある一定温度以上で現れ、その温度 より低い場合は周縁部の面だれが優先して発生すること となる。この温度差による研磨レートの変化を両面研磨 工程で利用し、半導体ウェハを中凹状態に研磨する。す なわち、両面研磨においてウェハの両面が均等に平坦な 状態で研磨するための回転数の設定値があり、上定盤又 は下定盤の回転数をこの設定値よりさらに上げる。これ により、研磨面における温度を上昇させ、回転数を上げ た定盤側のクロスに当接していた面のみ中凹状態に研磨 される。

【0012】例えば、直径が8インチのウェハ1を研磨

5

数の設定が40rpmなのに対し、5rpm上げることにより、中央部と周縁部との研磨取代の差である中凹厚は約0. $25\sim0$. 3μ mである。

【0013】半導体ウェハの片面を中凹状態に加工する方法は、他にも多くあるが本発明のSOI基板の製造に望ましいものとしては、加工面を精密に仕上げることができるPACE加工や精密切削等がある。

[0014]

【発明の効果】本発明では以上のように構成したので、面だれによるテーパー角の減少がなく、中凹に形成され 10 た分だけさらに急峻化することにより良品率が大幅に向上するという優れた効果がある。また、この中凹状態に形成されたSOI基板は、面だれがなく均一な厚さの活性基板を有しており、歩留りがさらに向上するという優れた効果がある。

【図面の簡単な説明】

【図1】本発明に係るSOI基板の製造方法の各工程におけるSOI基板の側面断面図ある。

【図2】本発明に係るSOI基板の部分拡大断面図である。

【図3】本発明に係る研磨方法を示す模式図である。

【図 4 】本発明に係る他の研磨方法を示す模式図である。

【図5】従来技術により得られたSOI基板の側面断面 図である。

【図6】従来技術により得られたSOI基板の部分拡大 断面図である。

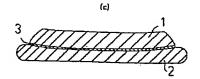
【符号の説明】

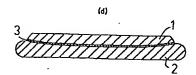
- 1 活性基板
- 2 支持基板
- 3 酸化膜
- 1a 半導体ウェハ
- 4 貼付ブロック
- 4 a 回転軸
- 5 ダミー
- 6 クロス
- 1 b 半導体ウェハ
- 7 トップリング
- 8 活性基板
- 8 a 面だれ
- α テーパー角
- θ テーパー角

[図1]

(z)

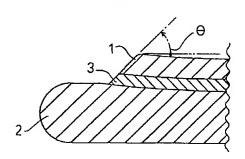








[図2]



【図5】

(a)

